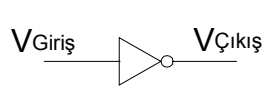


DENEY 1: LOJİK KAPILARIN LOJİK GERİLİM SEVİYELERİ

Genel Bilgiler:

Bir giriş ve bir çıkışlı en basit lojik kapı olan DEĞİL (NOT) kapısı çıkışında girişinin tümleyenini verir. Şekil 1.1.a'da DEĞİL kapısının lojik sembolü ve 1.1.b'de ise, doğruluk tablosu görülmektedir.



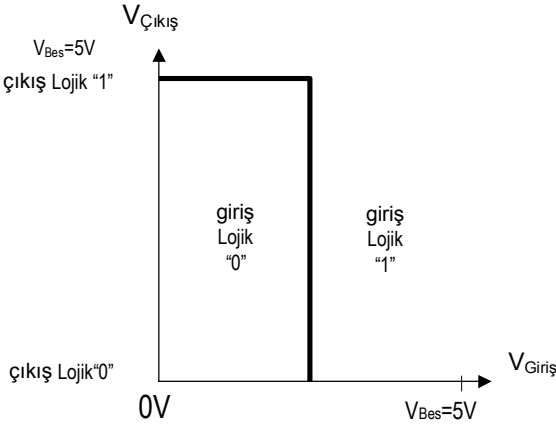
$V_{Giriş}$	$V_{Cıkış}$
0	1
1	0

(a) lojik sembolü

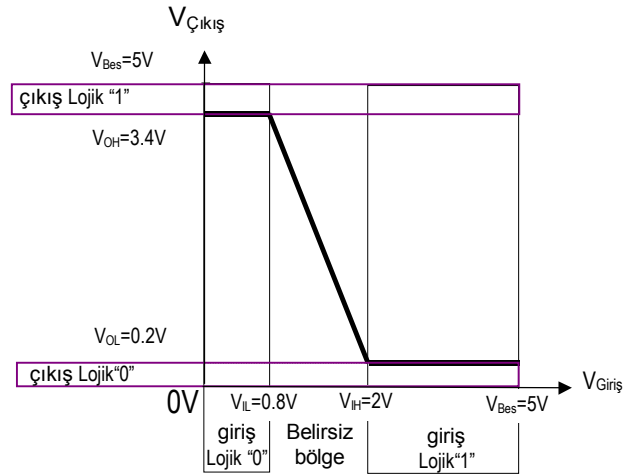
(b) doğruluk tablosu

Şekil 1.1 DEĞİL lojik kapısı

Şekil 1.2.a'da görüldüğü gibi teorik olarak DEĞİL kapısının girişine lojik 0(1)'a karşı düşen gerilim uygulandığında, çıkışında lojik 1(0)'e karşı düşen bir gerilim gözlenir. Fakat pratikte, girişte ve çıkışta görülecek gerilim seviyeleri kapı yapımında kullanılan teknolojiye bağlı olarak değişir. Örnek olarak TTL (Tranzistor Tranzistor Logic) teknolojisi ile yapılmış bir DEĞİL kapısı için gerilim seviyeleri Şekil 1.2.b'de gösterilmiştir.



(a) İdeal lojik gerilim seviyeleri



(b) Pratikteki lojik gerilim seviyeleri

Şekil 1.2 DEĞİL kapısının lojik gerilim seviyeleri

Buna göre kritik gerilim seviyeleri ;

V_{IH} : Girişin lojik 1 olarak algılanabilmesi için uygulanması gereken en küçük gerilim seviyesi,

V_{IL} : Girişin lojik 0 olarak algılanabilmesi için uygulanması gereken en büyük gerilim seviyesi,

V_{OH} : Çıkışın lojik 1 olarak değerlendirilebilmesi için gözlenmesi gereken en küçük gerilim seviyesi,

V_{OL} : Çıkışın lojik 0 olarak değerlendirilebilmesi için gözlenmesi gereken en büyük gerilim seviyesidir.

$(V_{IH}-V_{IL})$, $(V_{OH}-V_{OL})$ gerilim aralıkları sırasıyla girişler ve çıkışlar için belirsiz olan aralıklardır.

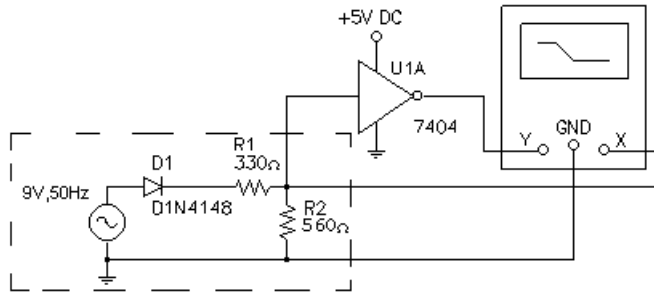
Şekil 1.2.a'da görüldüğü gibi ideal halde girişin lojik 0 ve lojik 1 değerine belli bir gerilim aralığı karşı gelmesine rağmen, çıkışın lojik 0 ve lojik1 değerini sabit gerilim değerleri oluşturmaktadır.

CMOS teknolojiyle üretilmiş bir DEĞİL kapısında da giriş ile çıkış arasında, TTL teknolojiyle üretilmiş DEĞİL kapısına benzer bir ilişki vardır. Ancak en önemli farklılık CMOS teknolojiyle üretilmiş tümdevrenin besleme geriliminin 3-15V arasında değişebilmesidir. Bu deneyde CMOS tümdevreler için besleme gerilimi 5V alınacaktır.

Deney Öncesi Hazırlıklar:

1. TTL DEĞİL (NOT kapısı, 74LS04) ve CMOS DEĞİL (NOT kapısı, 4049) tümdevreleri için katalogta verilen parametrelerin tanımlarını ve bu parametrelere ilişkin tablolardaki sınır değerleri inceleyiniz.
2. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde Yapılacak İşlemler:



Şekil 1.3 Lojik gerilim seviyelerini belirlemek için kurulacak devre.

1- Yukarıda açıklanan parametreleri 7404 DEĞİL tümdevresi için gözlemek amacıyla Şekil 1.3'deki devreyi deney düzeneğiniz üzerinde kurunuz.

- DEĞİL tümleşik devresinin 5V besleme ve toprak bağlantılarını yapınız.
- 74LS04 lojik tümdevresine negatif gerilim uygulanmasını önlemek için osilatörden alınan ve tepe değeri 9V olan sinüs işareti bir diyottan geçirilir. Böylece işaretin yalnız pozitif yarı alternansı elde edilir.
- R1 ve R2 dirençleri DEĞİL kapısının girişinde 0-5 V gerilim değişimini elde etmek için gerilim bölücü olarak kullanılırlar.
- Netice olarak Şekil 1.3'de kesikli çizgilerle belirtilen devre, Şekil 1.2.b'de verilen grafiğin yatay eksenindeki, 0 ile +5V DC değerleri arasında değişen gerilim değerlerinin, DEĞİL kapısının girişine uygulanmasını sağlar.
- DEĞİL elemanının giriş gerilimi aynı zamanda osiloskop ekranında görülmesi için osiloskobun X girişine uygulanır. (Osiloskop bağlantılarını BNC ile yapınız)
- DEĞİL elemanının girişine uygulanan gerilim ile değişen çıkış işareti ise, osiloskobun Y girişine uygulanır. (Osiloskop bağlantılarını BNC ile yapınız)
- Böylece osiloskop X-Y modunda çalıştırıldığında ekranda DEĞİL kapısının girişi ile çıkışı arasında Şekil 1.2.b'ye benzer bir karakteristik gözlenir.

2- Osiloskop ekranındaki eğri üzerinden lojik gerilim seviyelerini ayrı ayrı belirleyiniz.

(V_{IL} , V_{IH} , V_{OL} , V_{OH})

- Osiloskobun gerilim seviyesine ilişkin "variable" düğmesi kapalı tutulmalıdır. Aksi takdirde yanlış gerilimler gözlenir.
- 3- Şekil 1.3'deki devreyi 4049 CMOS DEĞİL tümdevresi için kurup 2. adımı tekrarlayınız. (Besleme gerilimi 5V alınacaktır.)
- 4- TTL VE (AND) lojik kapısının girişlerine, kritik gerilim seviyelerine uygun değerler (Lojik 0 girişi için $V \leq V_{IL}$, lojik 1 girişi için $V \geq V_{IH}$) uygulayarak çıkışlarını gözleyiniz ve doğruluk tablosunu elde ediniz.

Sorular:

- 1- Deneyde kullanılan TTL ve CMOS teknolojisi ile üretilen lojik tümdevrelerde besleme gerilimi sınırları nelerdir? (Katalog bilgisine başvurunuz.)
- 2- TTL teknolojisiyle üretilmiş DEĞİL kapısının gecikme süresi değerini katalogdan bulunuz. Bu kapının bulunduğu bir devrenin hızının en fazla ne olabileceğini belirtiniz. Bu hız, pratikte **çalışma frekansı** olarak adlandırılır. (İpucu: Gecikme süresi kadar olan zaman aralığında girişin değişmemesi gerekir ki kapı o giriş değerine ilişkin çıkışı verebilsin. Aksi takdirde uygulanan girişe ilişkin çıkış daha çıkışa aksetmeden yeni girişe göre çıkış belirlenmeye başlar.)
- 3- CMOS DEĞİL tümdevresi (4049) için kapı gecikmesi değerlerini farklı besleme değerleri için saptayınız. Buna göre böyle bir elemanın bulunduğu devrenin çalışma frekansı besleme gerilimine bağlı olarak en fazla ne olabilir?
- 4- 2. ve 3.soruların cevapları ışığında TTL ve CMOS teknolojilerini çalışma frekansı açısından karşılaştırınız.
- 5- Aynı devrede farklı teknolojiyle üretilmiş lojik kapıların kullanılması çalışma frekansını nasıl etkiler? Açıklayınız.
- 6- 7404 tümdevresi için elde ettiğiniz değerleri ekte verilen katalog bilgilerinden yararlanıp, TTL teknolojisiyle üretilmiş farklı ürünlerle karşılaştırınız. (7404, 74S04 (S:Schottky, LS:Low Power Schottky),... gibi)
- 7- 4049 CMOS tümdevresi için benzer işlemi tekrarlayınız.
- 8- TTL iki girişli VE, VEYA ve Ayrıcalı-VEYA kapılarının gecikme sürelerini karşılaştırınız.
- 9- CMOS iki girişli VE, VEYA ve Ayrıcalı-VEYA kapılarının gecikme sürelerini karşılaştırınız.
- 10- Fan out kavramını açıklayınız. Devre tasarımında dikkate alınmaması durumunda karşılaşılabilecek sorunları yazınız.
- 11-Fan out'u 4 olan bir kapının çıkışı 50 kapiya bağlanmak istenmektedir. Bunu gerçekleştirebilmek için fan out'u 10 olan buffer' lar ne şekilde bağlanmalıdır?

Malzeme listesi:

- 1 adet 1N4148 diyot (verilecek)
- 1 adet 7404 TTL DEĞİL tümdevresi
- 1 adet 7408 TTL VE tümdevresi
- 1 adet 4049 CMOS DEĞİL tümdevresi
- 1 adet 330Ω direnç
- 1 adet 560Ω direnç

DENEY 2: KAPI ELEMANLARIYLA BİR KOD DÖNÜŞTÜRÜCÜ VE BİR KODLAYICI TASARIMI

Genel Bilgiler:

Bu deneyde bir BCD den Excess 3 kod dönüştürücüsü ve 8’den 3’e bir kodlayıcının sentezi yapılacaktır.

Bilindiği gibi lojik devre sentezi yöntemleri genel olarak iki grupta toplanabilir. Birincisi sözle tanımdan doğruluk tablosuna geçmek ve bu tablodan da Quine-McCluskey yöntemi ile yada Karnaugh diyagramı uygulamasıyla minimal fonksiyonu bulmaktır. Minimal fonksiyona karşı düşen devre iki seviyeli gerçekleştirilebilir. Birinci yöntemin iki farklı uygulamasından hangisinin seçileceği bağımsız değişken sayısı ile saptanır. Değişken sayısı 4-5’e kadar olan fonksiyonlarda Karnaugh diyagramı uygulaması daha çabuk sonuca ulaştıracağından tercih edilir.

İkinci yöntem ise sözle tanımdan bir algoritma çıkararak bu algoritmaya karşı düşen devreyi gerçekleştirmektir. Bu yöntem genellikle değişken sayısı fazla olan ve/veya keyfi çıkışları fazla olan fonksiyonların gerçekleştirilmesinde daha yararlıdır. Örneğin ders notlarında incelenen, karşılaştırma ve 4 bitlik toplama devreleri bu yöntemle gerçekleştirilmiştir.

Birinci yöntemin uygulanmasındaki güçlük değişken sayısı ile doğruluk tablosunun üstel biçimde büyümesidir. İkinci yöntemde bu güçlük görülmez.

Bu iki genel yöntem dışında, bir de doğruluk tablosuna karşı düşen Boole fonksiyonunda lojik işlemler yapılarak bulunan eşdeğer fonksiyonların gerçekleştirilmesi yöntemi vardır. Ancak genel kurallar verilememiştir. O nedenle lojik işlemler sezgisel olarak yapılmaktadır.

Ayrıcalı-VEYA kapıları kullanarak yapılan sentez yönteminin genel kuralları verilmiştir ancak bu dersin kapsamı içine alınmamıştır.

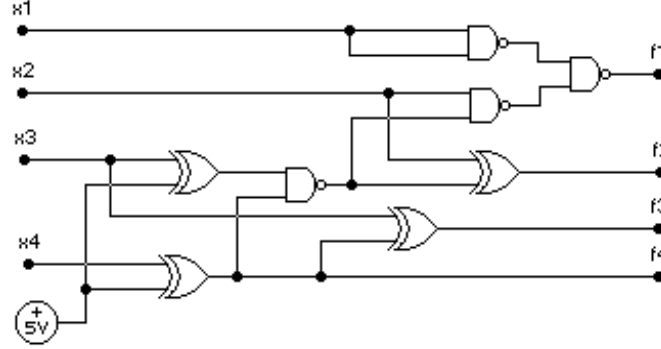
Bu deneyde ilk iki yönteme ilişkin birer örnek devre incelenecektir. Birincisi BCD (Binary Coded Decimal)’den Excess 3 koduna dönüştürücünün sentezidir. İkincisi ise 8 girişli 3 çıkışlı kodlayıcı sentezidir.

1. BCD-Excess 3 kod dönüştürücü

Sözle Tanım: Bağımsız girişler BCD kodları temsil eden ($x_1x_2x_3x_4$) değişkenleridir. En ağırlıklı bit (MSB: **M**ost **S**ignificant **B**it), x_1 dir. Çıkışlar ise Excess 3 kodunu temsil eden ($f_1f_2f_3f_4$) bağımlı değişkenlerdir. MSB f_1 ’dir. Bu devrenin çıkışında girişine uygulanan sayının üç fazlası görülür. Çıkış fonksiyonlarına ilişkin doğruluk tablosu aşağıda verilmiştir.

x_1	x_2	x_3	x_4	f_1	f_2	f_3	f_4
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0
10-15				k	k	k	k

$f_1f_2f_3f_4$ ün minimal fonksiyonları bulunduğundan ve lojik işlemler yapıldıktan sonra bulunan fonksiyonlara karşı düşen devre aşağıda Şekil 2.1 de verilmiştir.



Şekil 2.1 BCD-Excess 3 kod dönüştürücü devre

2. 8 girişli 3 çıkışlı kodlayıcı

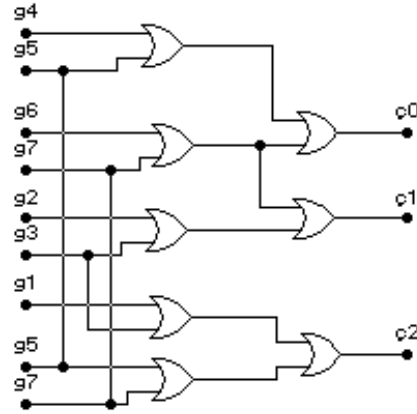
Sözle tanım: Üç bitlik kodlayıcının (encoder), $2^3=8$ bağımsız girişi ($g_0, g_1, g_2, g_3, g_4, g_5, g_6, g_7$) ve üç çıkışı vardır. Giriş değişkenlerinden bir tanesi 1, diğerleri 0 iken; 1 değerini alan giriş değişkeninin indisi çıkışta ikili kodlanmış olarak görülür. Örneğin $g_3=1$, diğer değişkenler 0 iken çıkış 011'dir. Bu sözünü ettiğimiz girişlerin sayısı giriş değişkeni sayısı kadar, yani 8 tane. Oysa toplam $2^8=256$ tane giriş vardır. Söz konusu girişlerin dışında 248 giriş hiçbir zaman uygulanmamaktadır, yani bu girişler için çıkışlar keyfidir.

Algoritmayı bulmak için ipucu olarak; çıkış fonksiyonlarının 1 değerini alması, hangi girişlerin 1 olmasını zorunlu kılmaktadır diye düşününüz. Bu girişlerin VEYA edilmesi istenen fonksiyonu verir.

İnceleyeceğimiz devrenin doğruluk tablosu aşağıda verilmiştir.

g_0	g_1	g_2	g_3	g_4	g_5	g_6	g_7	ζ_0	ζ_1	ζ_2
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Sonuç devre Şekil 2.2'de verilmiştir.



Şekil 2.2 Üç bitlik kodlayıcı

Deney Öncesi Hazırlık:

1. Deney föyünden Genel Bilgiler kısmını ve ders notlarından ilgili kısımları çalışınız.
2. Kullanılan tümdevrelerin katalog bilgilerini inceleyiniz.
3. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde yapılacak işlemler:

1- a. Şekil 2.1'deki devreyi deney düzeneğiniz üzerine kurunuz.

- Tümleşik devrelerin besleme ve toprak bağlantılarını yapınız.
- Üç değişkenin tümleyenini ilave bir DEĞİL tümdevresi kullanmadan elde edebiliriz. AYRICALI-VEYA kapısının bir girişi 1, diğer girişi tümleyeni alınacak değişkene bağlanırsa, çıkışında girişteki değişkenin tümleyeni görülür. Nedenini düşününüz.
- $(x_1x_2x_3x_4)$ girişlerine, istediğiniz değerleri verebilmek için, birer lojik anahtara bağlayınız.
- Lojik anahtarın yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümdevreleri kullanıldığından bu seçim yapılmıştır. CMOS tümdevreler kullanılsaydı +V seçeneği seçilirdi.
- $f_1f_2f_3f_4$ çıkışlarını gözleyebilmek için LED (Ligth Emitting Diod)'lere bağlayınız. Bu ışık veren diodlardan kırmızısı yandığında çıkışın lojik 1 olduğunu, yeşili yandığında ise çıkışın lojik 0 olduğunu gösterir.
- LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtarı TTL konumuna, (+V-5V) seçenekli anahtarı ise 5V konumuna getiriniz.

b. Kurduğunuz devrenin dönüştürme işlemini yaptığını sağlatınız.

2- a. Şekil 2.2 deki devreyi deney düzeneğiniz üzerinde kurunuz.

- Tümleşik devrelerin besleme ve toprak bağlantılarını yapmayı unutmayınız.
- Dört girişli VEYA kapıları yerine iki girişli VEYA kapıları kullanılmıştır.
- $(g_0, g_1, g_2, g_3, g_4, g_5, g_6, g_7)$ girişlerini, istediğiniz değerleri verebilmek için lojik anahtarlara bağlayınız.
- Devrenizin üç çıkışını gözleyebilmek için LED'lere bağlayınız.

b. Kurduğunuz devrenin, doğruluk tablosunu oluşturarak, üçlü kodlama işlemini yaptığını sağlatınız.

Sorular:

1. Kod dönüştürücü için bulunan minimal fonksiyonlardan, gerçeklediğiniz eşdeğer fonksiyonlara nasıl geçildiğini gösteriniz.
2. Kod dönüştürücü devreyi, doğrudan minimal fonksiyonları yalnızca TÜVE kapıları kullanarak gerçekleyiniz. Deneydeki devre ile bulduğunuz bu devreyi eleman sayısı, tüm devre sayısı, giriş yelpazeleri ve gecikmeler açısından karşılaştırınız.
3. Kod dönüştürücü devreye ilişkin fonksiyonlarda görülen keyfler (k) bir yarar sağladı mı? Neden?
4. Deneyde gerçekleştirdiğiniz kod dönüştürücü devrede farklı fonksiyonlar için ortak kullandığınız kapılar oldu mu? Bu sonucu çok çıkışlı devrelerdeki bir genel kurala dönüştürebilir misiniz?
5. Kod dönüştürücünün yukarıda verilen doğruluk tablosu ile sizin bulduğunuz doğruluk tablosunu karşılaştırınız. Farklılıkların nedenini açıklayınız.
6. Kodlayıcıda 4 girişli VEYA yerine 2 girişli VEYA kullanabileceğimiz Boole cebrinde toplama işleminin hangi özelliğine dayanmaktadır. TÜVE işlemi için bunu kullanabilir miyiz?
7. Kodlayıcıda 4 girişli VEYA yerine 2 girişli VEYA kullanmak bir zorunluluk çünkü giriş yelpazesi 4 olan VEYA kapısı katalogda yoktur. Oysa 4 girişli TÜVE kapısı katalogda var. Buna göre Devreyi TÜVE kapılarıyla gerçekleseydiniz tümdevre sayısı bakımından bir yarar sağlar mıydınız? Neden?
8. Kodlayıcı devrede bir kapıyı farklı iki fonksiyon için ortak kullanmanızın bir yararı oldu mu? Neden?
9. Kodlayıcıda hiçbir indirgeme düşünmeden devreyi gerçekleştireseydiniz kaybınız ne olurdu?
10. Kodlayıcı devrenizde özel 8 girişin dışında 248 giriş için keyfi değer alan çıkışlar hangi değerleri alırlar? Neden?
11. En genel anlamda bir BCD Excess kodlayıcıyı öğrenci numaranızın son rakamına göre tasarlayın. (Numarası 0 ile bitenler 2, 3 ile bitenler 4 alacaktır.)
12. 4-bit Gray koddan 4-bit binary sayıya dönüştüren devreyi Ayricalı-VEYA kapılarıyla tasarlayınız.

Malzeme listesi :

- 1 adet 7486 Ayricalı-VEYA tümdevresi
- 1 adet 7400 TÜVE tümdevresi
- 2 adet 7432 VEYA tümdevresi

DENEY 3. SSI ELEMANLARIYLA GERÇEKLEŞTİRİLEN PARALEL TOPLAMA DEVRESİ

Genel bilgiler

Bu deneyde paralel toplama devresini, derste görüldüğü gibi, hücresel biçimde tasarlayacağız.

Her bir hücre Şekil 3.2'deki gibi tam toplama devresidir. Tam toplama devresi üç giriş ve iki çıkışlıdır. x ve y girişleri toplanacak sayılara ilişkin bitleri, z girişi ise bir önceki bitlerin toplamından gelen eldeyi temsil eden bağımsız değişkenlerdir. S çıkışı ilgili bitlerin toplamını verir. C çıkışı ise ilgili bitlerin toplamından gelen ve bir sonraki bitlerin toplamında kullanılacak olan eldedir.

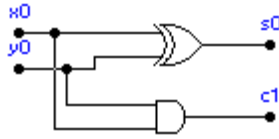
En az ağırlıklı bitlerin toplanmasında elde girişi olmadığından bu bitlere ilişkin hücre iki girişli ve iki çıkışlı olan yarı toplama devresidir. Tam toplayıcıdaki elde girişi yoktur. Daha fazla bilgi için ders notlarına bakınız.

Deney öncesi hazırlıklar :

3. Deneyde kullanılacak tümdevrelerin katalog bilgilerini inceleyiniz.
4. Hücresel toplayıcı yapısı, yarı toplama ve tam toplama devreleri ile seri ve paralel toplayıcı kavramlarını öğreniniz.
5. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde yapılacak işlemler

1- a. Şekil 3.1'de verilen yarı toplama devresini deney düzeneğiniz üzerinde kurunuz.

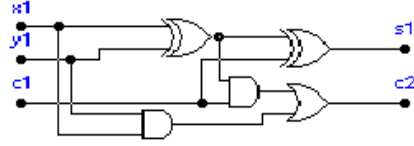


Şekil 3.1 Yarı toplama devresi

- Tümdevrelerin besleme (5V) ve toprak bağlantılarını yapınız.
- x_0 y_0 girişlerini lojik anahtarlara (Logic switch) bağlayınız. Bu anahtarlar bağımsız değişkenlerin devreye uygulanmasında kullanılırlar.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümdevreleri kullanıldığından bu seçim yapılmıştır. CMOS tümdevreler kullanılsaydı +V seçeneği seçilirdi.
- c_1 ve s_0 çıkışlarını LED (Ligh Emitting Diode)'lere bağlayınız. Bu ışık veren diodlardan kırmızısı yandığında çıkışın lojik 1 olduğu, yeşili yandığında ise çıkışın lojik 0 olduğu görülür.
- LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtarı TTL konumuna, (+V-5V) seçenekli anahtarı ise 5V konumuna getiriniz.

b. Anahtarlarla bütün girişleri uygulayıp çıkışı gözleyerek yarı toplayıcı devrenin doğruluk tablosunu sağlayınız.

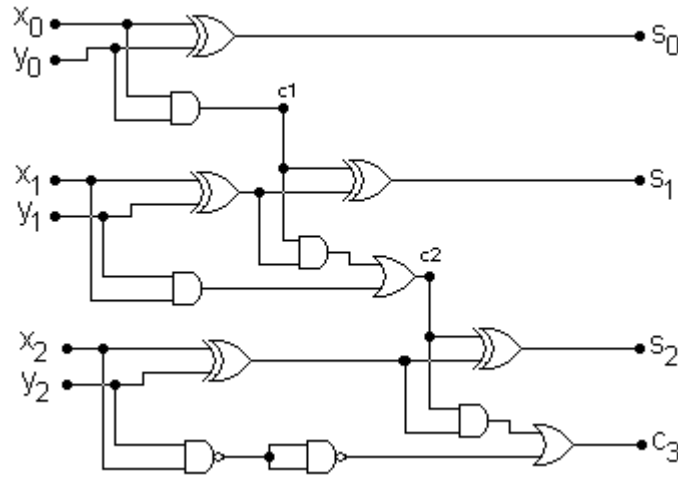
2- a. 1. adımda yaptıklarınızı bozmadan, Şekil 3.2'de verilen tam toplama devresini deney düzeneğiniz üzerinde kurunuz. Yarı toplayıcı devresinin kurulmasından farklı olarak, bir önceki bitlerin toplamından gelen eldeyi temsil eden z girişi bir lojik anahtarla verilecektir.



Şekil 3.2 Tam toplama devresi

b. Devrenizi kurduktan sonra tam toplama devresinin doğruluk tablosunun sağlandığını gösteriniz.

3- a. Bu adımda 3-bitlik iki sayının paralel toplanmasını yapan yarı ve tam toplama devre hücrelerinden oluşmuş devre analiz edilecektir. Şekil 3.3'te devre verilmiştir. Bu devrede bir yarı toplayıcı ve iki tane tam toplayıcı vardır. Bir tam toplayıcının iki yarı toplayıcı ve bir VEYA kapısından oluştuğu düşünülürse, devrede beş yarı toplayıcı ile iki VEYA kapısı vardır.



Şekil 3.3 3-bitlik paralel toplama devresi

- 1. ve 2. adımlarda kurduğunuz devreleri bozmadan kullanarak Şekil 3.3'teki devreyi deney düzeneğiniz üzerinde kurunuz.
- $(x_2x_1x_0)$, x_2 MSB (**M**ost **S**ignificant **B**it) olmak üzere toplanacak X sayısını; $(y_2y_1y_0)$ ise y_2 MSB olmak üzere toplanacak Y sayısını temsil eder. X ve Y sayılarını devreye uygulayabilmek için her bir biti bir lojik anahtarlara bağlayınız.
- x_0y_0 'ın eldesinden gelen c_1 , x_1y_1 girişli tam toplama devresinin 3. girişidir. x_1y_1 'in eldesinden gelen c_2 , x_2y_2 girişli tam toplama devresinin 3. girişidir. C_3 çıkışı X ve Y sayılarının toplamından elde edilen sayının eldesidir.
- X ve Y sayılarının toplamını temsil eden S sayısının üç biti olan $s_2 s_1 s_0$ ve c_3 eldesinin her birini gözleyebilmek için LED' lere bağlayınız.
- Yukarıda yaptığınız giriş çıkış bağlantıları dışında 1. adımda yaptığınız işlemi bu adıma da uygulayınız.

b. Kurduğunuz devrenin girişine aşağıdaki tabloda verilen X ve Y girişlerini uygulayarak S ve c_3 çıkışını gözleyerek kaydediniz. Devreniz istediğiniz toplama işlemini yapıyor mu?

Girişler				Çıkışlar	
10 tabanında		iki tabanında		iki tabanında	10 tabanında
X	Y	$X_2X_1X_0$	$y_2y_1y_0$	$C_3S_2S_1S_0$	S
2	5				
3	1				
4	4				
6	2				
7	7				

Sorular:

1- Yarı toplama devresini deneyde yapılandır farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?

Alternatif çözümlerinizi;

- kurduğunuz devre ile kapı sayısı bakımından,
- giriş yelpazeleri bakımından,
- maksimum gecikme süreleri bakımından (katalog bilgisinden yararlanarak),
- kapı türü sayısı bakımından karşılaştırınız.

2- Tam toplama devresini deneyde yapılandır farklı olarak kaç türlü gerçekleştirebilirsiniz? Nasıl?

Alternatif çözümlerinizi;

- kurduğunuz devre ile kapı sayısı bakımından,
- giriş yelpazeleri bakımından,
- maksimum gecikme süresi bakımından (katalog bilgisinden yararlanarak),
- kapı türü sayısı bakımından karşılaştırınız.

3- 3-bitlik iki sayının toplanmasını yukarıda gerçekleştirdiğiniz hücresel biçimde değil de bildiğiniz klasik yöntemle yapsaydınız ne gibi sorunlarla karşılaşırdınız?

4- Gerçekleştirdiğiniz son devrenin maksimum gecikme süresini katalog bilgilerinden yararlanarak hesaplayınız. (Son eldenin gecikmesini düşününüz).

5- 3. ve 4. soruların sonuçlarını yorumlayınız.

6- Paralel toplama devresinin gecikmesini azaltan derste anlatılan çözüm neydi? Bu çözümün gecikmesi nedir?

7- İki bitlik iki sayıyı çarpan devrenin doğruluk tablosunu çıkarınız. Yarı toplayıcılar kullanarak tasarlayınız.

Malzeme listesi

- 2 adet 7486 Ayricalı-VEYA tümdevresi
- 1 adet 7408 VE tümdevresi
- 1 adet 7432 VEYA tümdevresi
- 1 adet 7400 TÜVE tümdevresi

DENEY 4: MUX VE DEKODER MSI ELEMANLARI İLE LOJİK DEVRE UYGULAMALARI

Genel Bilgiler

MSI elemanları bilindiği gibi içerisinde 10-100 arasında kapı elemanı bulunduran tümdevre elemanlarıdır. Bunlar arasında toplama devreleri, karşılaştırma devreleri, muxlar, demuxlar, dekoderler ve enkoderleri lojik devreler derslerinde görmüştük. Bu deneyde dekoder ve mux uygulamalarına ilişkin örnekler verilecektir.

Dekoder/Demux: Bu elemanlar özel amaçlar için kullanıldıkları gibi birden fazla Boole fonksiyonunu ilave VEYA kapıları ile gerçekleştirilmede de kullanılırlar.

Dekoderin demux olarak kullanımı, girişlerin seçiciliği altında enable ucunun çıkışa aktarılması biçiminde olur.

Dekoderin giriş çıkış ve kontrol uçları ile iç yapısı için katalog bilgisine başvurunuz.

Muxlar: MSI mux elemanları da, dekoderlerde olduğu gibi, özel amaçlarla veya Boole fonksiyonlarının gerçekleştirilmesinde kullanılırlar. Özel amaçlı kullanımına bir örnek farklı veri kaynaklarından gelen bilgilerin aynı veri yolundan ardarda gönderilmesidir. MSI mux elemanının içinde, kapasitesine göre olabilecek bütün mintermlere karşı gelen VE kapıları ve bunların çıkışlarının bağlı olduğu bir VEYA kapısı vardır. Üç seçicili bir mux için $2^3=8$ giriş, üç seçici kontrol girişi ve bir çıkış vardır. Bu kapasitede bir mux ile 4 değişkenli herhangi bir fonksiyon gerçekleştirilebilir. Mux çeşitleri için kataloğa, daha fazla bilgi için ise ders notlarına bakınız.

Mux ve decoder çıkışları genellikle “aktif 0” olur. Yani fonksiyonun doğru minterminde ilgili çıkışta 0, yanlış minterminde ise 1 görülür. Katalogda 74138’i inceleyiniz.

Deney Öncesi Hazırlıklar:

6. Deneyde kullanılacak tümdevrelerin katalog bilgilerini inceleyiniz
7. Boole fonksiyonlarının Mux ve dekoder elemanları ile gerçekleştirilmesi konusuna ders notlarınızdan çalışınız.
8. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde yapılacaklar:

Aşağıda bir tam toplayıcının doğruluk tablosu verilmiştir. Deney sırasında tasarımlar, açıklamalar ışığında kendiniz tarafından yapılacaktır.

X	y	Z	S	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Tablo 4.1 Bir tam toplayıcının doğruluk tablosu

1- a. 74138 dekoderini kullanarak yukarıdaki tam toplayıcıyı gerçekleştiriniz.

- 5V besleme ile toprak bağlantılarını yapınız.
- Enable uçlarının her birini lojik anahtara bağlayarak, katalog bilgisine göre uygun değerler veriniz.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümdevreleri kullanıldığından bu seçim yapılmıştır. CMOS tümdevreler kullanılsaydı +V seçeneği seçilirdi.
- LED'lerin bulunduğu yerde siyah renkli iki anahtar vardır. (TTL-CMOS) seçenekli anahtarı TTL konumuna, +V ve 5V seçenekli anahtarı ise 5V konumuna getiriniz.

Fonksiyonların x y z girişlerini lojik anahtarlar üzerinden dekoderin CBA girişlerine bağlayınız.

b. Kullandığınız dekoderin aktif 0 olduğunu da düşünerek S ve C fonksiyonlarını minimum sayıda tümdevre ve/veya kapı kullanarak gerçekleyiniz. **Kullanacağınız ilave kapı sayısı ve çeşitleri aşağıda verilen malzeme ile sınırlıdır.** Devrenizi deney seti üzerinde kurunuz.

- C ve S çıkışlarını LED (Ligth Emitting Diod)' lere bağlayınız. Bu ışık veren diodlardan kırmızısı yandığında çıkışın lojik 1 olduğu, yeşili yandığında ise çıkışın lojik 0 olduğu görülür.
- Kurduğunuz devrenin tam toplama işlemini yaptığını gözleyiniz.

2- a. Tam toplayıcıyı 74153 mux kullanarak gerçekleyiniz.

- Bunun için S ve C fonksiyonlarının her birini 74153 tümdevresi içinde bulunan 4x1'lik muxla gerçekleyiniz.
- Bilindiği gibi üç değişkenli bütün fonksiyonlar 4x1'lik muxlarla gerçekleştirilebilirler.
- Üç bağımsız değişkenden x ve y' yi seçici olarak alınız.
- S ve C fonksiyonlarının data girişlerine ne uygulamak gerektiğini saptayınız.

Kaç tümleyen kapısına gereksiniminiz var?

b. Bulduğunuz devreyi deney setiniz üzerinde kurunuz.

- Besleme ve toprak bağlantılarını yapınız.
- Strobe kontrol girişlerini lojik anahtarlara bağlayarak bu anahtarlardan katalog bilgisine göre uygun değerleri veriniz.
- Seçici olarak seçtiğiniz x ve y değişkenlerini istediğiniz değeri verebilmek için lojik anahtarlara bağlayınız.
- Z değişkenine de istediğiniz değeri verebilmek için z'yi bir lojik anahtara bağlayınız.
- Lojik anahtarların yanındaki +V ve 5V seçeneğini sağlayan anahtarı 5V konumuna getiriniz. Bizim deneylerimizde TTL tümdevreleri kullanıldığından bu seçim yapılmıştır. CMOS tümdevreler kullanılsaydı +V seçeneği seçilirdi.
- Mux'un çıkışlarından aldığınız C ve S fonksiyonlarını gözleyebilmek için LED'lere bağlayınız.

c. Kurduğunuz devrenin verilen doğruluk tablosunu sağladığını gösteriniz.

Sorular

- 1- Dekoderli devreyi VEYA kapılarıyla gerçekleseydiniz yukarıdaki gerçeklemeden farkları ne olurdu?
- 2- Gerçekleyeceğimiz fonksiyonlar 4 değişkenli olsaydı, 74153 kullanarak gerçeklemek için en kötü olasılıkla neler ilave olarak gelirdi? Neden?
- 3- 2. soruya 74151 ile cevap verebilmek için ne gerekir? Neden?
- 4- Aynı devreyi dekoder ve mux kullanarak gerçeklediniz. Sonuçları tümdevre sayısı ve gecikme açısından karşılaştırınız.

5- Boole fonksiyonlarının gerçekleştirilmesinde mux ve dekodeer kullanılması genel olarak hangi kořullarda tercih edilir? Neden?

6- Tam toplayıcının SSI elemanlarıyla gerekleřtirilmesi ders notlarında verilmiřti. Orada verilen devrelerle deneydeki devrelerinizi karřılařtırınız.

7- $n+2$ deęiřkenli bir fonksiyonu n seicili bir mux ve ilave kapı elemanlarıyla nasıl gereklersiniz. İlave kapı elemanlarının giriř yelpazesi en fazla kaç olabilir? İpucu: Kapı elemanlarını mux giriřlerinde kullanmayı dūřününüz.

8- $n+2$ deęiřkenli bir fonksiyonu n seicili iki mux ve ilave bir kapı kullanarak nasıl gereklersiniz? İlave kapı elemanlarının giriř yelpazesi kaç olur? İpucu: Kapı elemanlarını mux'un ıkıřında kullanmayı dūřününüz.

9- Tam ıkarma devresinin doęruluk tablosunu bulunuz.

10- Dekoder ve muxlarla yapılan Boole fonksiyonu gereklemelerinde genel olarak minimal fonksiyonların bulunması gerekmez. Hangi özel kořullarda minimal fonksiyonun bulunması mux ve dekodeerli gereklemede yararlı olur?

Malzeme Listesi

- 1 adet 74138 decoder tūmdevresi
- 1 adet 74153 Dual 4x1 mux tūmdevresi
- 2 adet 7408 VE tūmdevresi
- 1 adet 7404 tūmleyen tūmdevresi

DENEY 5: PARALEL TOPLAYICI VE EPROM LSI TMDEVRELERİ

Genel Bilgiler:

Sayısal devre tasarımında gerek duyulabilecek aritmetik ve karşılaştırma işlemlerinde hazır MSI (**M**edium **S**cale **I**ntegration: Orta ölçekte tümleştirme) tümdevreleri kullanmak tasarım ve gerçekleştirme kolaylığı sağlar. Bu tür tümdevrelerin üretici firmalarının kataloglarında; fonksiyon tablosu, uç açıklamaları, zaman diyagramları ve ayrıntılı iç devresi konularında bilgiler verilir. Tasarım sırasında söz konusu bilgilere sıkça gereksinim duyulur.

Ayrıca PROM, PLA gibi programlanabilen LSI elemanlarla, üretici firmalarca tasarlanmamış fonksiyonların gerçekleştirilmesi mümkündür. Birden çok kez programlanabilen EPROM ve EEPROM gibi ürünler sayesinde gerçekleştirilmiş olan tasarımın üretim sonrasında da değiştirilmesi sağlanabilir.

Bu deneyde 4 bitlik iki ikili sayının paralel toplama ve çıkarma işlemleri ve bu sayıların değerlerinin karşılaştırmasını yapan devreler incelenecektir.

Deney öncesi hazırlıklar:

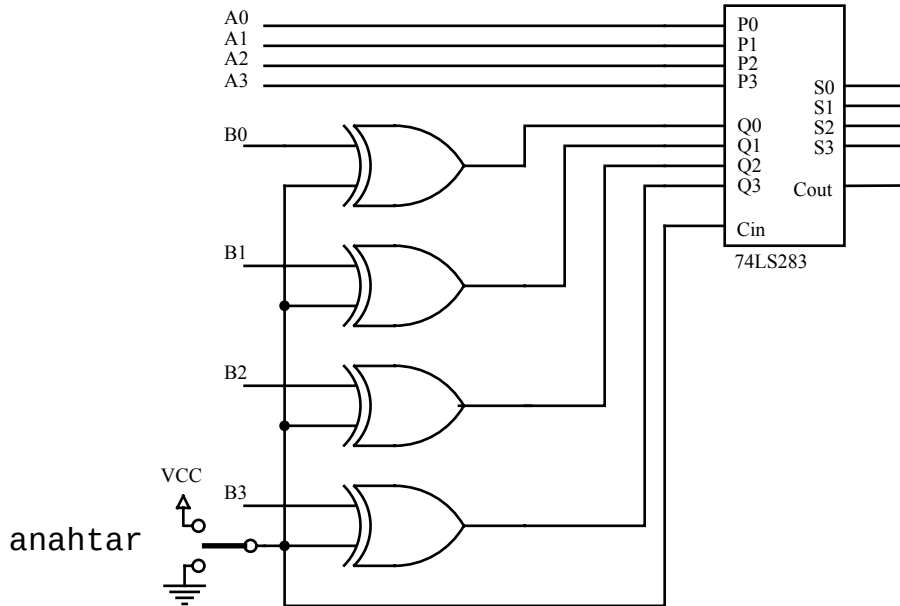
9. Deneyde kullanılacak tümdevrelerin katalog bilgilerini inceleyiniz.

10. Hücresel toplayıcı yapısı, yarı toplama ve tam toplama devreleri ile seri ve paralel toplayıcı kavramlarını öğreniniz.

11. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde Yapılacak İşlemler:

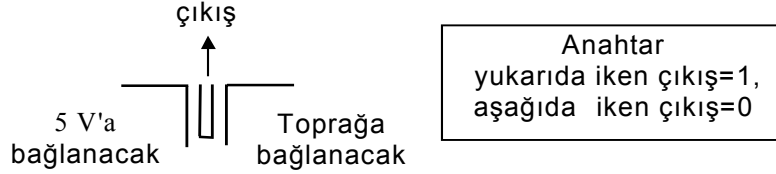
1-a. Şekil 5-1'deki paralel toplama ve çıkarma yapan devreyi kurunuz.



Şekil 5-1 4-Bit paralel toplayıcı deneyi için devre diyagramı

- 74283 toplama ve 7486 ayrıcalı-VEYA tümleşik devrelerinin besleme ve toprak bağlantılarını yapınız.
- $A_0A_1A_2A_3$ ve $B_0B_1B_2B_3$ bitleriyle temsil edilen A ve B sayılarını lojik anahtarlara bağlayınız. Böylelikle istediğiniz 0-15 arasındaki sayıları 74283 girişine uygulayabilirsiniz.

- B_i ($i=0,1,2,3$) girişlerini birer ayrıcalı-VEYA kapısının girişine bağlayınız. Ayrıcalı-VEYA kapılarının diğer girişlerine 0 veya 1 ortak uygulanarak B sayısının kendisi veya tümleyeninin 74283 girişinde elde edilmesi sağlanmış olur. B'nin tümleyeninin elde edilmesinin yararı deney sırasında görülecektir.
- 74283 toplayıcısının S çıkış ($S_0S_1S_2S_3$) ve C_{out} çıkışlarını LED'lere bağlayarak gözlenebilir hale getiriniz.
- C_{in} ve Ayrıcalı-Veya kapılarının ortak olan birer girişlerini SPDT (Two Single Pole Double Throw Switch) anahtarlara bağlayınız. Bu anahtar normal lojik anahtarın yaptığı işlevi de görür. Çalışması aşağıda verilmiştir.



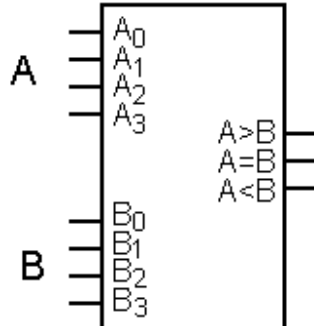
b. Aşağıdaki tabloyu verilen girişler için çıkışı gözleyerek doldurunuz.

Her iki devre için girişler				Toplayıcı devresi için çıkışlar				Karşılaştırıcı için çıkışlar		
On tabanında		İki tabanında		Anahtar Toprakta $C_{in}=0$		Anahtar 5V'ta $C_{in}=1$		A<B	A=B	A>B
A	B	$A_3A_2A_1A_0$	$B_3B_2B_1B_0$	C_{out}	$S_3S_2S_1S_0$	C_{out}	$S_3S_2S_1S_0$			
10	4									
9	9									
5	2									
3	7									
9	8									
6	13									

Tablo 5-1 Şekil 5-1 ve 5-2 için fonksiyon tablosu

2-a. Şekil 5-2'de 4 bitlik iki sayıyı karşılaştıran devreyi kurunuz.

- EPROM ile gerçekleştirilen Karşılaştırıcı devresi 7485 tümdevresi gibi 4 bitlik karşılaştırıcı olup, kaskad bağlantı girişleri yoktur. 7485 karşılaştırıcı tümdevresinin katalog bilgilerin kaskad bağlantı uçlarının özelliklerini öğreniniz.
- EPROM'u, READ çalışma modunda kullanmak için katalog bilgilerine uygun olarak kontrol girişlerini belirleyiniz. A_8-A_{16} adres uçlarına ise sabit 0 bağlayınız.
- EPROM karşılaştırıcının çıkışlarını LED'lere bağlayınız.



Karşılaştırıcı		EPROM
A_0-A_3		A_0-A_3
B_0-B_3		A_4-A_7
Çıkışlar	A<B	Q_0
	A=B	Q_1
	A>B	Q_2

Şekil 5-2 4-bitlik büyüklük karşılaştırıcı için deney düzeni

b. Tablo 5-1’de verilen girişler için karşılaştırma çıkışlarını devreden gözleyerek saptayınız ve yazınız.

Sorular:

- 1- En genel 10 tabanında n digitli iki sayıyı 74LS283 kullanarak toplamak için kaç tane 74LS283 kullanmanız gerekir? Neden?
- 2- En genel 10 tabanında n digitli iki sayının BCD karşılıklarını 74LS283 kullanarak toplamak için kaç tane 74LS283 kullanmanız gerekir? Neden?
- 3- Oluşturduğunuz tabloda S çıkışlarına bakarak anahtarın konumuna göre A ve B sayıları üzerinde hangi aritmetik işlemlerin yapıldığını her bir giriş için saptayınız.
 - Saptadığınız aritmetik işleme göre, B sayısı 74LS283’ün girişine nasıl bir değişiklik yapılarak uygulanmıştır.
 - Anahtarın 5V a bağlı olduğu halde $S=A+B'+1$ işlemi yapılmaktadır. Neden? Bu durumda $-B=B'+1$ olacağından negatif sayıların temsil edilebilirliği ortaya çıkmış oluyor. Bu işleme **B nin 2’li tümleyeni** denir.
- 4- EPROM ile gerçekleştirilen karşılaştırıcı ile BCD sayıların karşılaştırılması doğru olarak yapılabilir mi?
- 5- 7 Bitlik 2 sayıyı sadece deneyde kullanılan EPROM’lar ile karşılaştırabilir miyiz ?
- 6- Fonksiyon gerçeklemek açısından EPROM kullanmanın, klasik sentez yöntemine göre avantaj ve dezavantajları nelerdir ?
- 7- 27C1001 EPROM entegresi kullanarak, kaçınıcı dereceden kaç adet fonksiyon aynı anda gerçekleştirilebilir, neden?

Malzeme listesi :

- 1 adet 74283 4-bitlik paralel toplama tümdevresi
- 1 adet 7486 ayrıcalı-VEYA kapısı tümdevresi
- 1 adet 27C1001 EPROM tümdevresi (4 bitlik karşılaştırıcı olarak verilecek)

EK :

- EPROM, 4 bitlik karşılaştırıcı fonksiyonlarını gerçekleştirmesini sağlayacak veriler, sonraki sayfada tablo biçiminde verilmiştir.
- Tablo giriş ve çıkış lar olam izere iki ana sütundan oluşmaktadır.
- Giriş sütunu karşılaştırıcının girişleri olan dörder bitlik A ve B sayılarından ve bu sayıların oluşturduğu 8 bitlik adres verisinden (ağırlıklı 4 bit B sayısı, ağırlıksız 4 bit A sayısı) oluşmaktadır.
- Çıkış sütunu ise karşılaştırıcının çıkışı olan üç bitlik $(A>B)$, $(A=B)$ $(A<B)$ değerlerinden oluşmaktadır. Bu bitlerin oluşturduğu kelime ise en sağ sütunda gösterilmiştir.

EPROM'un karşılaştırmacı işlevi için veri tablosu

Girişler					Çıkışlar				
B	A	Adr.	ikili	k	B	A	Adr.	ikili	k
0	0	0	010	2	3	4	52	100	4
0	1	1	100	4	3	5	53	100	4
0	2	2	100	4	3	6	54	100	4
0	3	3	100	4	3	7	55	100	4
0	4	4	100	4	3	8	56	100	4
0	5	5	100	4	3	9	57	100	4
0	6	6	100	4	3	10	58	100	4
0	7	7	100	4	3	11	59	100	4
0	8	8	100	4	3	12	60	100	4
0	9	9	100	4	3	13	61	100	4
0	10	10	100	4	3	14	62	100	4
0	11	11	100	4	3	15	63	100	4
0	12	12	100	4	4	0	64	001	1
0	13	13	100	4	4	1	65	001	1
0	14	14	100	4	4	2	66	001	1
0	15	15	100	4	4	3	67	001	1
1	0	16	001	1	4	4	68	010	2
1	1	17	010	2	4	5	69	100	4
1	2	18	100	4	4	6	70	100	4
1	3	19	100	4	4	7	71	100	4
1	4	20	100	4	4	8	72	100	4
1	5	21	100	4	4	9	73	100	4
1	6	22	100	4	4	10	74	100	4
1	7	23	100	4	4	11	75	100	4
1	8	24	100	4	4	12	76	100	4
1	9	25	100	4	4	13	77	100	4
1	10	26	100	4	4	14	78	100	4
1	11	27	100	4	4	15	79	100	4
1	12	28	100	4	5	0	80	001	1
1	13	29	100	4	5	1	81	001	1
1	14	30	100	4	5	2	82	001	1
1	15	31	100	4	5	3	83	001	1
2	0	32	001	1	5	4	84	001	1
2	1	33	001	1	5	5	85	010	2
2	2	34	010	2	5	6	86	100	4
2	3	35	100	4	5	7	87	100	4
2	4	36	100	4	5	8	88	100	4
2	5	37	100	4	5	9	89	100	4
2	6	38	100	4	5	10	90	100	4
2	7	39	100	4	5	11	91	100	4
2	8	40	100	4	5	12	92	100	4
2	9	41	100	4	5	13	93	100	4
2	10	42	100	4	5	14	94	100	4
2	11	43	100	4	5	15	95	100	4
2	12	44	100	4	6	0	96	001	1
2	13	45	100	4	6	1	97	001	1
2	14	46	100	4	6	2	98	001	1
2	15	47	100	4	6	3	99	001	1
3	0	48	001	1	6	4	100	001	1
3	1	49	001	1	6	5	101	001	1
3	2	50	001	1	6	6	102	010	2
3	3	51	010	2	6	7	103	100	4

Girişler					Çıkışlar				
B	A	Adr.	ikili	k	B	A	Adr.	ikili	k
6	8	104	100	4	7	0	112	001	1
6	9	105	100	4	7	1	113	001	1
6	10	106	100	4	7	2	114	001	1
6	11	107	100	4	7	3	115	001	1
6	12	108	100	4	7	4	116	001	1
6	13	109	100	4	7	5	117	001	1
6	14	110	100	4	7	6	118	001	1
6	15	111	100	4	7	7	119	010	2
7	0	112	001	1	7	8	120	100	4
7	1	113	001	1	7	9	121	100	4
7	2	114	001	1	7	10	122	100	4
7	3	115	001	1	7	11	123	100	4
7	4	116	001	1	7	12	124	100	4
7	5	117	001	1	7	13	125	100	4
7	6	118	001	1	7	14	126	100	4
7	7	119	010	2	7	15	127	100	4
7	8	120	100	4	8	0	128	001	1
7	9	121	100	4	8	1	129	001	1
7	10	122	100	4	8	2	130	001	1
7	11	123	100	4	8	3	131	001	1
7	12	124	100	4	8	4	132	001	1
7	13	125	100	4	8	5	133	001	1
7	14	126	100	4	8	6	134	001	1
7	15	127	100	4	8	7	135	001	1
8	0	128	001	1	8	8	136	010	2
8	1	129	001	1	8	9	137	100	4
8	2	130	001	1	8	10	138	100	4
8	3	131	001	1	8	11	139	100	4
8	4	132	001	1	8	12	140	100	4
8	5	133	001	1	8	13	141	100	4
8	6	134	001	1	8	14	142	100	4
8	7	135	001	1	8	15	143	100	4
8	8	136	010	2	9	0	144	001	1
8	9	137	100	4	9	1	145	001	1
8	10	138	100	4	9	2	146	001	1
8	11	139	100	4	9	3	147	001	1
8	12	140	100	4	9	4	148	001	1
8	13	141	100	4	9	5	149	001	1
8	14	142	100	4	9	6	150	001	1
8	15	143	100	4	9	7	151	001	1
9	0	144	001	1	9	8	152	001	1
9	1	145	001	1	9	9	153	010	2
9	2	146	001	1	9	10	154	100	4
9	3	147	001	1	9	11	155	100	4
9	4	148	001	1					
9	5	149	001	1					
9	6	150	001	1					
9	7	151	001	1					
9	8	152	001	1					
9	9	153	010	2					
9	10	154	100	4					
9	11	155	100	4					

Girişler					Çıkışlar				
B	A	Adr.	ikili	k	B	A	Adr.	ikili	k
9	12	156	100	4	13	0	208	001	1
9	13	157	100	4	13	1	209	001	1
9	14	158	100	4	13	2	210	001	1
9	15	159	100	4	13	3	211	001	1
10	0	160	001	1	13	4	212	001	1
10	1	161	001	1	13	5	213	001	1
10	2	162	001	1	13	6	214	001	1
10	3	163	001	1	13	7	215	001	1
10	4	164	001	1	13	8	216	001	1
10	5	165	001	1	13	9	217	001	1
10	6	166	001	1	13	10	218	001	1
10	7	167	001	1	13	11	219	001	1
10	8	168	001	1	13	12	220	001	1
10	9	169	001	1	13	13	221	010	2
10	10	170	010	2	13	14	222	100	4
10	11	171	100	4	13	15	223	100	4
10	12	172	100	4	14	0	224	001	1
10	13	173	100	4	14	1	225	001	1
10	14	174	100	4	14	2	226	001	1
10	15	175	100	4	14	3	227	001	1
11	0	176	001	1	14	4	228	001	1
11	1	177	001	1	14	5	229	001	1
11	2	178	001	1	14	6	230	001	1
11	3	179	001	1	14	7	231	001	1
11	4	180	001	1	14	8	232	001	1
11	5	181	001	1	14	9	233	001	1
11	6	182	001	1	14	10	234	001	1
11	7	183	001	1	14	11	235	001	1
11	8	184	001	1	14	12	236	001	1
11	9	185	001	1	14	13	237	001	1
11	10	186	001	1	14	14	238	010	2
11	11	187	010	2	14	15	239	100	4
11	12	188	100	4	15	0	240	001	1
11	13	189	100	4	15	1	241	001	1
11	14	190	100	4	15	2	242	001	1
11	15	191	100	4	15	3	243	001	1
12	0	192	001	1	15	4	244	001	1
12	1	193	001	1	15	5	245	001	1
12	2	194	001	1	15	6	246	001	1
12	3	195	001	1	15	7	247	001	1
12	4	196	001	1	15	8	248	001	1
12	5	197	001	1	15	9	249	001	1
12	6	198	001	1	15	10	250	001	1
12	7	199	001	1	15	11	251	001	1
12	8	200	001	1	15	12	252	001	1
12	9	201</							



M27C1001

1 Mbit (128Kb x8) UV EPROM and OTP EPROM

- $5V \pm 10\%$ SUPPLY VOLTAGE in READ OPERATION
- ACCESS TIME: 35ns
- LOW POWER CONSUMPTION:
 - Active Current 30mA at 5Mhz
 - Standby Current 100 μ A
- PROGRAMMING VOLTAGE: $12.75V \pm 0.25V$
- PROGRAMMING TIME: 100 μ s/word
- ELECTRONIC SIGNATURE
 - Manufacturer Code: 20h
 - Device Code: 05h

DESCRIPTION

The M27C1001 is a 1 Mbit EPROM offered in the two ranges UV (ultra violet erase) and OTP (one time programmable). It is ideally suited for micro-processor systems requiring large programs and is organized as 131,072 words of 8 bits.

The FDIP32W (window ceramic frit-seal package) and the LCCC32W (leadless chip carrier package) have a transparent lids which allow the user to expose the chip to ultraviolet light to erase the bit pattern. A new pattern can then be written to the device by following the programming procedure.

For applications where the content is programmed only one time and erasure is not required, the M27C1001 is offered in PDIP32, PLCC32 and TSOP32 (8 x 20 mm) packages.

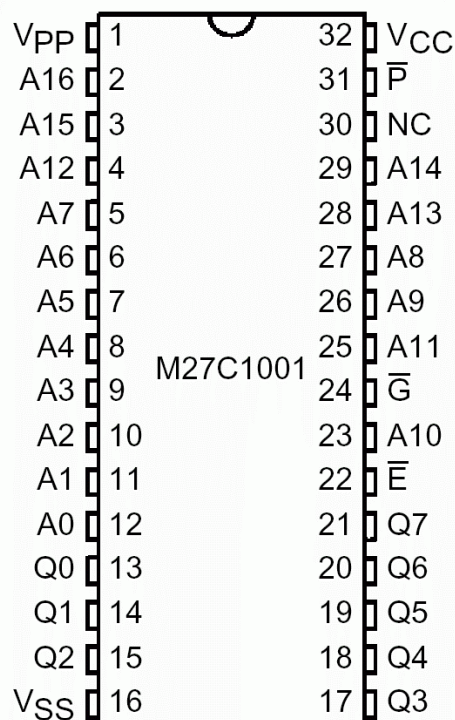


Figure 1. Logic Diagram

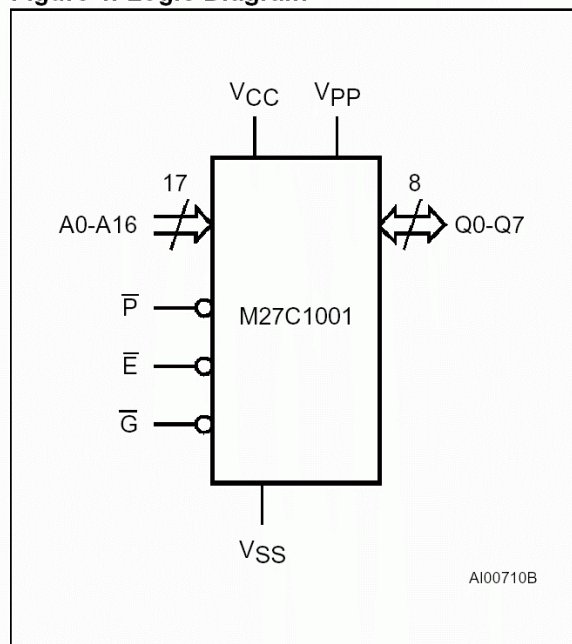


Table 2. Absolute Maximum Ratings ⁽¹⁾

Symbol	Parameter	Value	Unit
T _A	Ambient Operating Temperature ⁽³⁾	–40 to 125	°C
T _{BIAS}	Temperature Under Bias	–50 to 125	°C
T _{STG}	Storage Temperature	–65 to 150	°C
V _{IO} ⁽²⁾	Input or Output Voltage (except A9)	–2 to 7	V
V _{CC}	Supply Voltage	–2 to 7	V
V _{A9} ⁽²⁾	A9 Voltage	–2 to 13.5	V
V _{PP}	Program Supply Voltage	–2 to 14	V

Note: 1. Except for the rating "Operating Temperature Range", stresses above those listed in the Table "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only and operation of the device at these or any other conditions above those indicated in the Operating sections of this specification is not implied. Exposure to Absolute Maximum Rating conditions for extended periods may affect device reliability. Refer also to the STMicroelectronics SURE Program and other relevant quality documents.

2. Minimum DC voltage on Input or Output is –0.5V with possible undershoot to –2.0V for a period less than 20ns. Maximum DC voltage on Output is V_{CC} +0.5V with possible overshoot to V_{CC} +2V for a period less than 20ns.

3. Depends on range.

Table 1. Signal Names

A0-A16	Address Inputs
Q0-Q7	Data Outputs
$\overline{E}$	Chip Enable
$\overline{G}$	Output Enable
$\overline{P}$	Program
V _{PP}	Program Supply
V _{CC}	Supply Voltage
V _{SS}	Ground
NC	Not Connected Internally

Table 3. Operating Modes

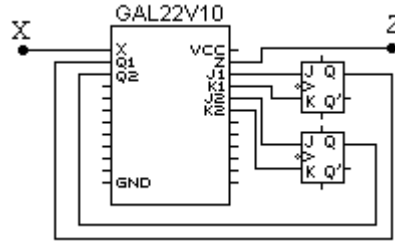
Mode	$\overline{E}$	$\overline{G}$	$\overline{P}$	A9	V _{PP}	Q7-Q0
Read	V _{IL}	V _{IL}	X	X	V _{CC} or V _{SS}	Data Out
Output Disable	V _{IL}	V _{IH}	X	X	V _{CC} or V _{SS}	Hi-Z
Program	V _{IL}	V _{IH}	V _{IL} Pulse	X	V _{PP}	Data In
Verify	V _{IL}	V _{IL}	V _{IH}	X	V _{PP}	Data Out
Program Inhibit	V _{IH}	X	X	X	V _{PP}	Hi-Z
Standby	V _{IH}	X	X	X	V _{CC} or V _{SS}	Hi-Z
Electronic Signature	V _{IL}	V _{IL}	V _{IH}	V _{ID}	V _{CC}	Codes

Note: X = V_{IH} or V_{IL}, V_{ID} = 12V ± 0.5V.

Table 4. Electronic Signature

Identifier	A0	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0	Hex Data
Manufacturer's Code	V _{IL}	0	0	1	0	0	0	0	0	20h
Device Code	V _{IH}	0	0	0	0	0	1	0	1	05h

DENEY 6: ARDIŞIL DEVRE ANALİZİ



Şekil 6.2 Tümeleşik eleman sayısı minimumlaştırılmış analizi yapılacak devre

Deney öncesi hazırlıklar:

1. Ardışıl ve kombinezonsal devrelerin ne gibi farkları vardır? Araştırınız.
2. Bellek elemanlarının işleyişlerini inceleyiniz.
3. GAL22V10 entegresinin özelliklerini öğreniniz.
4. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde yapılacaklar:

1. Teorik olarak verilen devrelerde genellikle kontrol girişleri gösterilmez, pratikte ise bu girişlerin katalog bilgilerine göre uygun yerlere bağlanması gerekir.

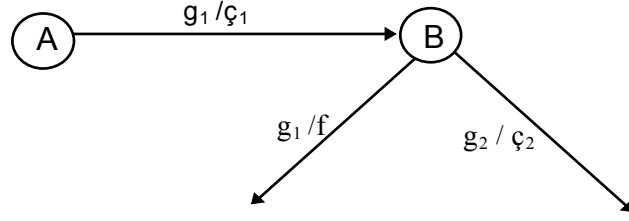
Minimum tümeleşik devre elemanlı devreyi deney düzeneğiniz üzerinde gerçekleyiniz.

- Her bir tümeleşik devrenin beslemesi için gerekli olan 5V ve toprak bağlantılarını katalog bilgilerinden yararlanarak yapınız.
- İsteddiğiniz başlangıç durumunu elde edebilmek için bellek elemanlarının PR (preset) girişlerini ayrı ayrı birer anahtara (logic switch) bağlayınız. *Anahtarlar saat dışındaki girişlerin devreye uygulanmasını sağlarlar.*
- (00) başlangıç durumunu elde edebilmek için bellek elemanlarının CLR (clear) girişlerini birer anahtara (logic switch) bağlayınız.
- Bellek elemanlarının Q_1, Q_2 çıkışlarıyla devrenin z çıkışını gözleyebilmek için LED (Light Emitting Diode)'lere bağlayınız.
- Bellek elemanlarının saat girişlerini kısa devre yaparak debounce anahtara bağlayınız. *Debounce anahtar saat darbesindeki çınlamaları önleyerek, bir saat darbesinde bellek elemanının bir defa çalışmasını sağlar.*
- Devrenin x girişini, istediğiniz bir giriş dizisini uygulayabilmek için, bir anahtara (logic switch) bağlayınız.

2. Analizini yapacağınız devrenin durum diyagramını çıkarınız. İpucu: Bellek elemanlarını preset ve clear girişlerine uygun değerler vererek, (katalog bilgisine başvurunuz) elde edilecek her bir durumda $x=0$ ve 1 için çıkışlar ve saat darbesi uygulandıktan sonra gidilen durumlar gözlenerek durum diyagramı bulunur.

3. D=00 başlangıç durumunda $x=0 \ 1 \ 0 \ 1 \ 0 \ 1 \ 0 \ 1$ (önce 0) giriş dizisi için çıkış dizisini, hatalı çıkışlarını da belirterek saptayınız. Hatasız çıkış dizisini ayrıca yazarak saptayınız.

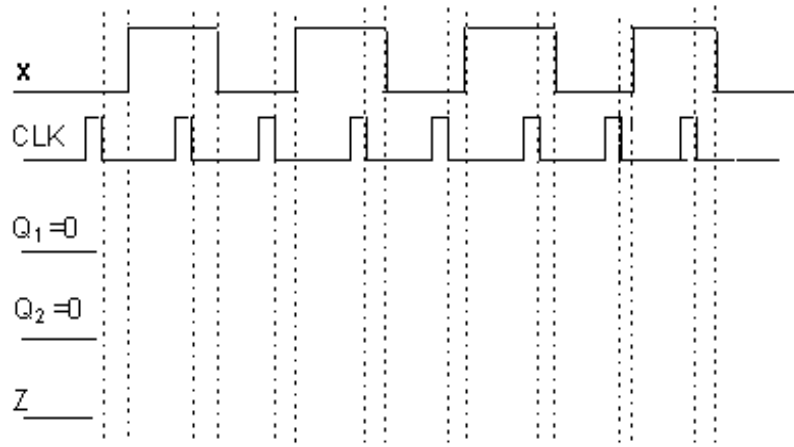
Belli bir durumda ve belli bir giriş altında çıkışın ne olduğu, saat darbesi uygulanmadan gözlenir. Nedeni ardışıl devre çıkışlarının kombinezonsal devre çıkışları olmasıdır. (Ardışıl devrelerin genel yapısını düşününüz.) Şekil 6.3' te görüldüğü gibi A durumunda g_1 girişi altında saat darbesi uygulanmadan önce gözlenen çıkış $ç_1$ 'dir. Saat darbesi uygulandıktan hemen sonra fakat girişin henüz değiştirilmediğinde gözlenen çıkış, yeni gidilen durumda henüz değiştirilmemiş girişe karşı düşen çıkıştır (f). Şekil 6.3'te görüldüğü gibi saat darbesi uygulandıktan hemen sonra gözlenen durum B, çıkış ise f'dir. Oysa istenen, yeni gidilen durumda (B), g_1 'i değil g_2 'yi uygulamaktır.



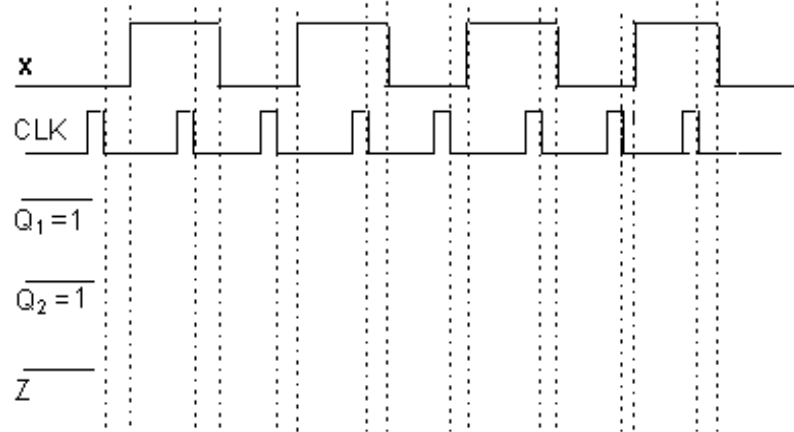
Şekil 6.3 Hatalı çıkışın gözlenmesi

Bu nedenle g_1 girişini ardından g_2 girişini uygulamak istediğimiz halde, istesek bile $\check{c}_1$ çıkışından sonra istediğimiz $\check{c}_2$ çıkışını gözlemeden önce f istenmeyen çıkışını gözlemek zorunda kalırız ki bu hatalı çıkıştır. Bu çıkış zaman diyagramında saat darbesinden hemen sonra görülen çıkıştır.

D=00 için aşağıdaki zaman diyagramlarını tamamlayınız.



D=11 başlangıç durumu için 3. adımı tekrarlayınız.



Sorular:

1. Verilen devrenin analizini teorik olarak yapınız.
2. Tümlleşik devre elemanlarının minimumlaştırılmasında kullanılan dört farklı transferin neler olduğunu nedenini belirterek açıklayınız.
3. PAL elemanlarının giriş-fıkış fonksiyonları nasıl tanımlanır ? Lojik devrelerde kullanılma nedenlerini açıklayınız.

4. Deneyde yapılacakların 3. ve 4. adımlarındaki hatasız çıkışların birbirinden farklı oluşunu, kombinezonsal ve ardışıl devre açısından yorumlayınız.
5. İncelediğimiz devrede aynı giriş dizisine karşı düşen birbirinden farklı en fazla kaç çıkış dizisi olur? Neden?
6. Analizini yaptığınız devrede hatalı çıkışların nedeni nedir? Hatalı çıkışlar, saat darbesi referans alındığında nerede görünür?
7. Çıkışta yalnızca hatasız çıkışları gözleyebilmek için bir çözüm bulunuz. Çözümünüzün nedenini açıklayınız. İpucu: Devrede mevcut JK bellek elemanlarıyla ortak saat girişi olan bir bellek elemanı düşününüz. Zamanınız varsa çözümünüzü uygulayınız.
8. Bu deneyde ancak bir uzunluklu giriş ve çıkış dizileri aynı anda gözlenebilmektedir. 4 uzunluklu giriş ve çıkış dizilerini aynı anda gözleyebilmek için ne yaparsınız? Zamanınız varsa önerinizi uygulayınız.
9. Bulduğunuz durum diyagramından yararlanarak hatalı 0 çıkışını gözleyebilmek için bir durum ve giriş dizisi örneği veriniz. Bir başka örneği hatalı 1 çıkışını için veriniz. Zamanınız varsa devrede verdiğiniz örnekleri gözleyebilirsiniz.

Malzeme listesi:

- 1 adet 74112 JK bellek elemanı
- 1 adet GAL22V10 PAL elemanı (Deneyden önce programlanmış olmalı.)

PAL programı:

```
Name      Deney6 Mealy Makinesi ;
Date       22.09.2003 ;
Company    Atmel ;
Device     g22V10 ;
```

```
/* ***** INPUT PINS *****/
PIN [1..3] = [x,y1,y2];
```

```
/* ***** OUTPUT PINS *****/
PIN [19..23] = [K2,J2,K1,J1,Z];
```

```
/* EQUATIONS */
Z = (!x & y2) # (x & y1);
J1 = (x & y2) # (y1 & y2);
K1 = (!x & !y1) # !y2;
J2 = (x & y1) # (!x & !y1);
K2 = !x;
```

DENEY 7: ARDIŞIL DEVRE SENTEZİ: DİZİ DETEKTÖRÜ

Genel bilgiler :

Ders notları bölüm 8.4'te dört uzunluklu (0101) dizisini dedekte eden devrenin sentezi D tipi bellek elemanları kullanılarak yapılmıştır. Bu deneyde ise 3 uzunluklu (010) dizisini dedekte eden bir ardışıl devreyi JK bellek elemanlarıyla hem Mealy, hem de Moore makinası olarak iki türlü gerçekleyeceğiz.

Deney öncesi hazırlıklar :

1. Mealy ve Moore makinası tanımlarına çalışınız.
2. Durum indirgemesinin faydası nedir? Öğreniniz.
3. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

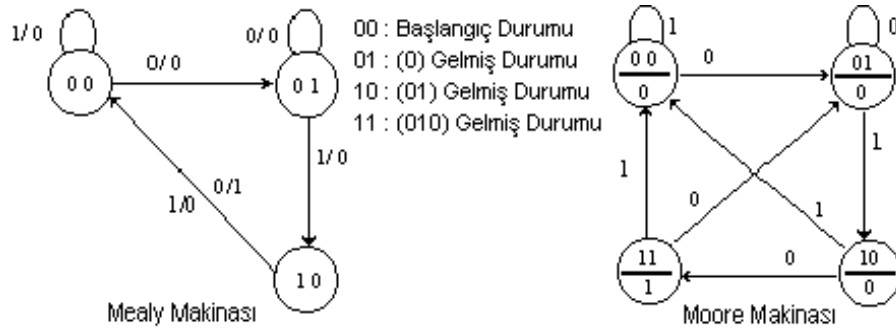
Deneyde yapılacaklar :

İç içe girmiş (010) dizileri dedekte edilmeyecek, bir (010) dizisi dedekte edildikten sonra yalnızca yeni bir (010) dizisi aranacak. Aşağıda bir giriş dizisine karşı düşen çıkış dizisi örneği verilmiştir.

Giriş: **00100101010010**

Çıkış: **00010010001001**

Bu örnekte altı çizili alt-giriş dizisi iç içe girmiş bir dizi, koyu gösterilmiş alt-giriş dizisi ise ayrık birer dizi oluşturmaktadır. İstedığımız özellikleri taşıyan dizi detektörüne ilişkin Mealy ve Moore makinalarının durum diyagramları Şekil 2.1 de verilmiştir.



Şekil 2.1 (010) dizisini dedekte eden Moore ve Mealy makinalarına ilişkin durum diyagramları

Gerekli sentez adımları tamamlandıktan sonra Mealy ve Moore makinaları için bulunan bellek elemanlarının giriş fonksiyonları ve çıkış fonksiyonları

Mealy:

$$J_1 = xy_2$$

$$K_1 = 1$$

$$J_2 = x' y_1'$$

$$K_2 = x$$

$$Z_1 = x' y_1$$

Moore:

$$J_3 = xy_4$$

$$K_3 = x + y_4$$

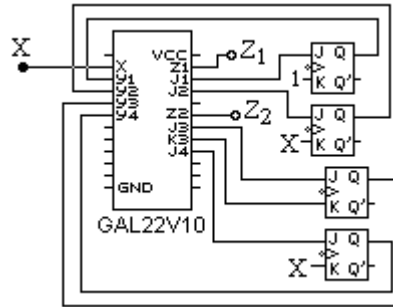
$$J_4 = x'$$

$$K_4 = x$$

$$Z_2 = y_3 y_4$$

biçimindedir. Görüldüğü gibi Mealy makinesi için 1 JK, 1 VE, 1 tümleyen olmak üzere 3 tümleşik devre gerekir, Moore makinası için ise 1 JK, 1 VE, 1 VEYA, 1 tümleyen olmak üzere 4 tümleşik devre gerekmektedir. Ancak devrede gerekli fonksiyonların sağlanması amacıyla, SSI elemanlar yerine, PAL elemanı kullanılacaktır. Bu sayede

1 PAL ve iki JK olmak üzere toplam üç adet tümdevre ile her iki makinanın da aynı anda gerçekleştirilmesi ve bağlantı sayısının da azaltılması mümkün olmaktadır.



Şekil 2.2 Minimum tümleşik elemanlı Mealy ve Moore (010) dizi dedektörleri

1. Deney seti üzerinde Şekil 2.2 deki devreyi gerçekleyiniz.

- Bütün tümleşik elemanlara besleme ve toprak bağlantılarını yapınız.
- Bellek elemanlarına ilişkin PR (preset) uçlarını kataloga bakarak uygun bir sabit değere bağlayınız.
- Clear uçlarını ise bir anahtara (logic switch) bağlayarak istediğiniz zaman makinaları (00) başlangıç durumuna getirme fırsatı yaratınız.
- Her iki makinada da ortak olan x girişini bir anahtara (logic switch) bağlayınız.
- Makinaların ortak saat girişlerini ise “debounce” anahtara bağlayınız. Bu anahtar saat darbelerinin yükselen ve düşen kenarlarında oluşacak çınlamalara engel olur, aksi taktirde bir saat darbesine karşılık makine birden fazla saat girişi almış gibi olur.
- Makinaların durumlarındaki değişimleri görebilmek için durum değişkenlerini LED (Light Emitting Diod)’ lere bağlayınız.
- Makinaların çıkışlarını da gözleyebilmek için LED’ lere bağlayınız.

2. Moore ve Mealy makinalarının Şekil 2.1 de verilen durum diyagramlarını, devrenize uygun girişler uygulayıp bir sonraki durum ve çıkışları gözleyerek sağlatınız. Eğer sağlanmıyorsa hatanızın nereden kaynaklandığını araştırıp bularak düzeltiniz.

3. Her iki makinaya da içiçe geçmiş ve geçmemiş 6 (010) dizisi bulunduran bir giriş dizisi uygulayarak, her iki makinanın çıkışlarını gözleyerek kaydediniz. İsteddiğiniz çıkışları elde ettiğinizi gösteriniz. Bu işlemi saat ve x girişlerini anahtarlardan elle vererek yapabilirsiniz. İkinci bir yöntem de saat girişini 1 Hz’lik TTL darbe üreticiden, x girişlerini ise elle saat darbelerinin iki düşen kenarı arasında değiştirerek vermektir.

4. Moore ve Mealy makinalarında 1 çıkışını gözlemleyebilmeniz için gerekli olan saat darbesi sayısını karşılaştırınız.

Sorular :

1. Gerçeklediğiniz Mealy makinasında hatalı çıkış gözlenebilir mi? Yanıtınız evet ise hangi durumda hangi girişler için gözlersiniz. Bir örnek vererek nedenini açıklayınız. Bu anlamda Mealy makinası yerine ilave bir durum daha yaratarak Moore makinası yapmanın bir yararı oldu mu?

2. Moore makinasında durum indirgemesi yapınız, eşdeğer durum var mı? Cevabınızı yorumlayınız.

3. Deneyde kullandığınız PAL elemanının çıkış fonksiyonu, mümkün tüm fonksiyonlardan herhangi biri olabilir mi? Çıkış fonksiyonları, giriş fonksiyonu olarak geri beslenmesi ne gibi avantaj ve dezavantajlar getirir?
4. Deneyde gerçekleştirdiğiniz devre için aldığınız kodlamadan farklı bir kodlama seçerek devreyi gerçekleyiniz ve PAL elemanı için gerekli PALASM listesini yazınız. Her iki devreyi ayırık kapı elemanları ile gerçekleseydiniz, devreleri kapı elemanı ve tümleşik devre elemanı açısından farklar oluşur muydu ?
5. Genel olarak bir Mealy makinasının yaptığı işi yapan bir Moore makinası yapsak ne yarar sağlarız? Neden? Bu örnekte bunu sağlamış olduk mu? Neden? Bunlara göre genel olarak bir sonuç çıkarınız.
6. Bir Mealy makinasının gördüğü işi gören bir Moore makinası yapabilmek için ne yapılmalıdır? Neden?

Malzeme Listesi:

- 2 adet 74112 JK bellek elemanı tümdevresi
- 1 adet GAL22V10 PAL elemanı (Deneyden önce programlanmış olmalı.)

PAL programı:

```
Name      Deney7 ;
Date      22.09.2003 ;
Company   Atmel ;
Device    g22V10 ;

/* ***** INPUT PINS *****/
PIN 2 = x;
PIN [3..6] = [y1..y4];
/* ***** OUTPUT PINS *****/
PIN [16..19] = [J4,K3,J3,Z2];
PIN [21..23] = [J2,J1,Z1];

/* EQUATIONS */
J1 = x & y2;
J2 = !x & !y1;
J3 = y4 & x;
J4 = !x;
K3 = y4 # x;
Z1 = y1 & !x;
Z2 = y3 & y4;
```

DENEY 8: ASENKRON SAYICILAR

Genel bilgiler :

Sayıcılar, girişine uygulanan saat darbelerine bağlı olarak, belirli değişik durumlardan geçen ardışıl devrelerdir. Bu devreler frekans bölme, bilgi saklama, darbe sayma ve benzer uygulamalarda kullanılır. Sayıcı olarak, MSI (Medium Scale Integration = Orta ölçekte tümleştirme) tümleşik devreleri kullanılması, tasarım ve gerçekleştirme kolaylığı sağlar. MSI sayıcıların giriş, çıkış ve saat uçlarından başka enable, paralel yükleme, clear gibi kontrol uçları da vardır.

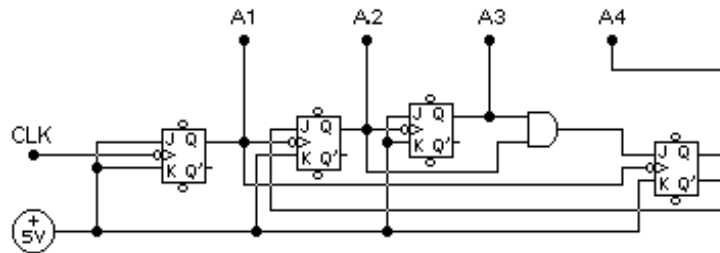
Sayıcılar senkron (senkron) ve asenkron (ripple) olmak üzere iki ana grupta toplanabilir. Ayrıca her bir grupta ikili (binary), ikili kodlanmış onluk (BCD), onluk (decade) gibi farklı sayma özellikleri olan sayıcılar bulunur. Deney 8 SSI elemanlarla gerçekleştirilen BCD asenkron sayıcı ile 74393 MSI asenkron sayıcı, Deney 9'da ise ileri/geri sayan senkron sayıcı incelenecektir. Daha fazla bilgi için ders notları ve katalog bilgilerine başvurunuz.

Deney öncesi hazırlıklar :

1. Asenkron ardışıl devre nedir? Araştırınız.
2. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde Yapılacaklar :

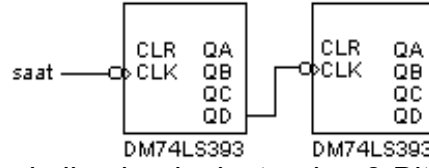
1.a) Şekil 8.1'de JK bellek elemanlarından oluşturulmuş bir BCD asenkron (ripple) sayıcı devresini deney düzeneğiniz üzerinde kurunuz.



Şekil 8.1 SSI elemanlı BCD sayıcı devresi

- Bellek elemanları ve VE kapisına ilişkin tümdevrelerin besleme ve toprak bağlantılarını yapınız.
 - Bellek elemanlarının CLR (clear) girişlerini kısa devre yaparak bir logic anahtara bağlayınız. Bu anahtarla (0000) başlangıç durumundan başlayarak sayma yapabilirsiniz.
 - Bütün bellek elemanlarının PR (preset) girişlerini katalog bilgisine göre uygun sabit değerlere bağlayınız.
 - A₄ A₃ A₂ A₁ çıkışlarını LED' lere bağlayınız.
 - Bellek elemanlarının Q' çıkışlarını da diğer dört LED' e bağlayınız.
 - Birinci bellek elemanının saat girişini sayacağınız darbeleri üretmek için bir DEBOUNCE Switch' e bağlayınız.
- b)** CLR girişini kullanarak sayıcınızı (0000) durumuna getiriniz. Sonra katalog bilgisine göre normal çalışma modunda girişe 10 tane saat darbesini ardarda uygulayarak çıkışı gözleyip kaydediniz.

2. a) 74LS393 TTL asenkron dual 4-bit ikili sayıcı tümleşik devresini kullanarak Şekil 8.2'deki 8 bitlik ikili sayıcı devresini kurunuz.



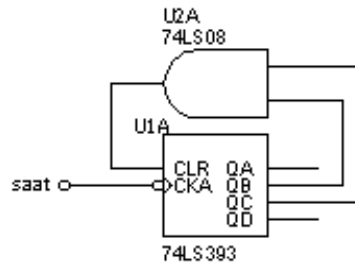
Şekil 8.2 Dual 4-Bit ikili sayıcı kullanılarak oluşturulan 8-Bit asenkron ikili sayıcı

- 5V besleme ve toprak bağlantılarını katalog bilgisine göre yapınız.
- Her iki sayıcının CLEAR kontrol girişlerini kısa devre yaparak bir anahtara (logic switch) bağlayınız. (CLEAR=1 iken çıkışlar sıfırlanıyor, CLEAR=0 iken normal çalışma modunda oluyor, çünkü CLEAR girişinde küçük yuvarlak yok).
- Birinci sayıcının saat girişini debounce anahtara bağlayınız. 8 bitlik sayıcının LSB' i (en az ağırlıklı bit) 1Q_A olacaktır. MSB'i (en çok ağırlıklı bit) hangisidir?
- 2. sayıcının saat girişine, 1. sayıcı çıkışlarından en ağırlıklı olan çıkışı bağlayınız. (Asenkron sayıcı).
- Sayma işlemini gözleyebilmek için çıkışları LED' lere bağlayınız.

b) CLEAR anahtarını kullanarak önce çıkışları sıfırlayınız, sonra ardarda saat darbeleri uygulayarak sayıcınızın 0 dan 255'e kadar saydığını gözleyiniz.

c) Saat girişini TTL kare dalga jeneratöründen besleyerek çıkışları gözleyiniz. Jeneratörün frekansını değiştirerek sonuçları tekrar gözleyiniz.

3. a) Şekil 8.3'deki modülo-6 sayan sayıcı devresini, 74393'e bir 74LS08 iki girişli VE kapısı ekleyerek kurunuz.



Şekil 8.3 modülo-6 asenkron sayıcının lojik devresi

b) Saat girişine darbeler uygulayarak çıkışta 0-5 saymayı gözleyiniz.

c) Benzer biçimde modülo-4 ve modülo-8 sayıcılar gerçekleyiniz.

Sorular :

1. n-bit ikili ileri sayan asenkron sayıcıyı JK FF kullanarak gerçeklemek için ne yaparsınız? Bu amaçla kaç tane JK FF bellek elemanı ve kaç tane 74112 tümdevresi kullanmanız gerekir?
2. n-bit geriye sayan ikili asenkron sayıcıyı JK FF kullanarak gerçeklemek için ne yaparsınız?
3. Elinizde mevcut asenkron sayıcıdan yararlanarak 15-0 geriye sayan bir sayıcıyı nasıl tasarlarsınız?

4. Mod lo-n ileriye sayan ikili asenkron sayıcıyı, 74393 ikili asenkron sayıcıyı kullanarak ger eklemek i in ne yaparsınız?
5. Saat frekansını 2^n e b len sayıcıyı, asenkron ikili sayıcı kullanarak (74393) ger eklemek i in ne yaparsınız?
6. İstenilen bir sayıdan ba layıp istenilen bir sayıya kadar sayan bir sayıcıyı 74393 ile ger ekleyebilir misiniz? Neden?
7. 3-11 sayan asenkron sayıcıyı JK tipi bellek elemanlarıyla ger ekleyiniz.

Malzeme Listesi :

- 2 adet 74112 JK FF t mdevresi
- 1 adet 74393 dual 4-bit asenkron sayıcı t mdevresi
- 1 adet 7408 VE kapısı

DENEY 9: ORTA ÖLÇEKLİ TÜMLEŞİK DEVRE ELEMANI YAZMACIN BİR UYGULAMASI

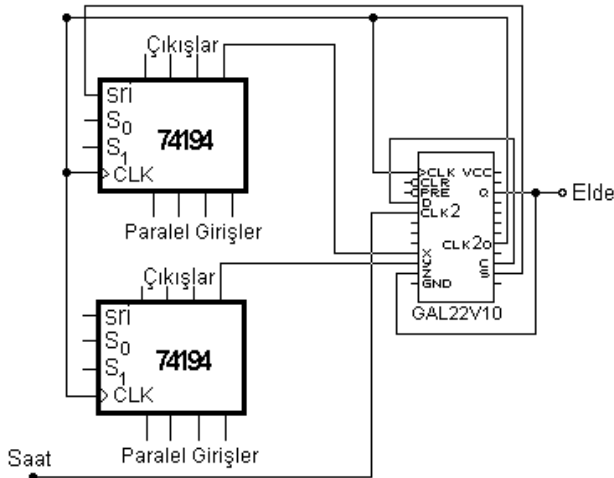
Genel Bilgiler:

Orta ölçekli tümleşik devre elemanları arasında üniversal yazmaç, paralel yükleme, sağa sola öteleme olan bir elemandır. Bu elemanlar ardışıl devrelerin giriş verilerinin verilmesinde çıkış verilerinin ise tutulmasında kullanılabilirler. Bu deneyde böyle bir uygulama örneği yapılacaktır. Seri toplama devresinin toplanacak sayılarını temsil eden 4 bitlik iki giriş dizisini; birer yazmaç üzerinden verip, toplam çıkış sayısını 4 bitlik bir yazmaçta tutabiliriz. Ders notlarının 10. bölümünde SR bellek elemanı ile gerçekleştirilmiş bir seri toplama devresinin giriş ve çıkış verileri yazmaçlarda tutulmuştur. Yazmaç sayısını azaltmak için çıkış verisi giriş verilerinden birinin tutulduğu yazmaç üzerine alınmıştır. Bu deneyde de iki yazmaç, fakat SR yerine D bellek elemanı kullanacağız. PAL22V10 programlanabilir lojik elemanı ile tam toplayıcı fonksiyonunun yanı sıra, D bellek elemanı da gerçekleştirilecektir.

Deney öncesi hazırlıklar:

1. Yarı ve tam toplayıcı devrelerine çalışınız.
2. Deneyde kullanılacak tümdevrelerin katalog bilgilerini inceleyiniz.
3. 74194 Yazmaç tümdevresinin çalışma modlarını öğreniniz.
4. Deney föyünde yer alan soruların cevaplanmasına çalışınız.

Deneyde yapılacaklar:



Şekil 9.1 Giriş ve çıkış verileri yazmaçlarda tutulan bir seri toplama devresi

1. Şekil 9.1 de verilen devreyi deney setiniz üzerine kurunuz.
 - Bütün tümdevrelerin 5V besleme ve toprak bağlantılarını yapınız.
 - Bellek elemanının preset girişini lojik 1 e bağlayınız. Neden?
 - Bellek elemanının clear girişini SPDT (Single Pole Double Throw) anahtara bağlayınız. Bu anahtar normal lojik anahtarın yaptığı işlevi de yapar.
 - Toplanacak 4'er bitlik A ve B sayılarını lojik anahtarlar üzerinden yazmaçların paralel girişlerine bağlayınız. Katalog bilgisinden yararlanınız.
 - 74194 Yazmaçların clear uçlarını Lojik 1 e bağlayınız. Neden?
 - S₀ mod girişini lojik 1 e bağlayınız. (Katalog bilgisine bakınız)
 - S₁ mod girişini istediğiniz gibi verebilmeniz için diğer SPDT anahtara bağlayınız.

- İki yazmacın çıkışlarını giriş ve çıkış verilerini gözleyebilmek için LED' lere bağlayınız.
- Debounce anahtarından alınan ve ideal olmayan saat işareti TTL ve CMOS teknolojileri ile üretilmiş yazmaçların ve GAL22V10 entegresinin içindeki bellek elemanlarının farklı zamanlarda tetiklenmesine ve devrenin yanlış çalışmasına neden olmaktadır. Bu nedenle debounce anahtarından alınan saat işareti 5 nolu pin üzerinden clk2 girişi olarak alınmış ve 17 nolu pinden ideale daha yakın clk2out (bkz. PAL programı) olarak dışarıya verilmiştir. Yazmaçların ve GAL22V10 elemanının CLK (1 nolu pin) girişlerinin saat girişlerinin 17 nolu (clk2out) bacadan alınması gerekmektedir.
- D bellek elemanının çıkışını deney düzeneğindeki probe-LED'e bağlayınız. Buradan hem başlangıç eldesini, hem de MSB (en çok ağırlıklı bitler) den gelen eldeleri görmek mümkün olacaktır.

2. Toplama işlemi iki aşamada yapılacaktır.

- Birincisi toplanacak sayıların yazmaçlara yüklenmesidir. Bu amaçla toplamak istediğiniz sayıları lojik anahtarlar üzerinden yazmaçların paralel girişlerine veriniz. Bunun için S_0 S_1 mod girişleri katalog bilgisine göre paralel yükleme modunda olmalıdır.
- İkinci aşama, iki sayının toplanması ve sonucun bir yazmaca yazılmasıdır. Bu amaçla yazmaçları katalog bilgilerine göre sağa kaydırma moduna getirerek, 4 defa saat darbesi vermek gerekir.
- Bellek elemanın clear girişiyle başlangıç durumu lojik 0 a getirilmelidir. Sonra bu giriş normal çalışma değerine alınmalıdır. Katalog bilgisine başvurunuz.
- En ağırlıklı bitlerden gelen elde bellek elemanının durumudur ve probe-LED'den gözlenebilir.

3. Aşağıdaki sayıların toplama işlemini kurduğunuz devrede yaparak sonuçları tabloya aktarınız.

10 tabanı A	10 tabanı B	2 tabanı A	2 tabanı B	D çıkışı	A yazmacı	B yazmacı
10	4					
9	7					
14	13					
15	15					

Sorular

1. Seri toplama devresinde yazmaç kullanarak ne kazandık, kullanmasak olur muydu?
2. A yazmacındaki sonuç ne zaman toplamı verir?
3. 4 bitlik yerine 8 bitlik sayıların toplamını elde etmek isteseydik hangi ilaveleri yapmak gerekirdi? Neden? Bunu genelleştirerek herhangi bir uzunluktaki iki sayıyı toplamak için ne yapacağınızı açıklayınız.
4. Seri ve paralel toplama devrelerini karşılaştırınız.
5. Çalışması yukarıda incelediğiniz devreye dayalı olan bir hesap makinesinde toplama işlemi yaptığınızı düşününüz. Aşağıdaki işlem sırasına göre yazmaçlar ve bellek elemanlarının kontrol girişleri nasıl çalışmalıdır?

- clear tuşuna basılır,
- birinci sayı girilir,
- + girişine basılır,
- ikinci sayı girilir,
- = işaretine basılır.

6. İki tabanında üç sayıyı, yukarıdaki devreye hiçbir ilave yapmadan toplayabilir miyiz? Nasıl? Devrenin büyük sayılar için de doğru çalıştığını kontrol ediniz.

7. Devrede programlanan PAL22V10'un toplayıcı ve D bellek elemanı ayrı olarak oluşturulmuştur. D'nin girişinin ve çıkışının bağlantılarının PAL'in içinde yapılması için, PALASM dökümünde yapılacak değişiklikleri belirtiniz.

Malzeme listesi

- 2 adet 74194 yazmaç elemanı tümdevresi
- 1 adet GAL22V10 PAL elemanı (Deneyden önce programlanmış olmalı.)

PAL programı:

```
Name      Deney9 ;
Date       22.09.2003 ;
Company    Atmel ;
Device     g22V10 ;
```

```
/* ***** INPUT PINS *****/
PIN 1 = clk;
PIN [2..4] = [!CLR,!PRE,D];
PIN 5 = clk2;
PIN [9..11] = [X,Y,Z];
/* ***** OUTPUT PINS *****/
PIN [14,15] = [S,C];
PIN 22 = Q;
PIN 17 = clk2out;

/* EQUATIONS */
S = X $ Y $ Z;
C = (X & Y) # (X & Z) # (Y & Z);
Q.d = D;
Q.ar = CLR & !PRE;
Q.sp = PRE & !CLR;
clk2out = clk2;
```